

⑯ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—214358

⑩ Int. Cl.³
H 04 L 11/00
25/49

識別記号

府内整理番号
6866—5K
7345—5K⑭ 公開 昭和59年(1984)12月4日
発明の数 6
審査請求 未請求

(全 25 頁)

⑮ 直列データ伝送用の群コード化方式

⑯ 特 願 昭59—25296

⑰ 出 願 昭59(1984)2月15日

優先権主張 ⑯ 1983年2月15日 ⑮ 米国(US)
⑯ 4666768⑯ 発明者 ジェームズ・アール・ハムストラ
アメリカ合衆国ミネソタ州55447
ブリマウス・エイティーンズ
・サークル・ノース17915⑯ 発明者 ロバート・カーカ・モウルトン
アメリカ合衆国ペンシルヴェニア州19454ノース・ウェイルズ
・ノース・ウェイルズ・ロード731エイ⑯ 出願人 スペリ・コーポレーション
アメリカ合衆国デラウェア州ウイルミントン99ウエスト・テン
ス・ストリート100

⑯ 代理人 弁理士 田代恭治

明細書の添付(内容に変更なし)

明細書

1. 発明の名称 直列データ伝送用の群コード化方式

2. 特許請求の範囲

- (1) 直列伝送媒体を介して伝送を行うため媒体に依存せずにデータをコード化する方式において、
 a) 複数のビットデータ群を表わす信号を受信し記憶する第1の手段、
 b) 複数のビット制御群を表わす信号を受信し記憶する第2の手段、
 c) 第1および第2の手段に接続されデータ群と制御群を受信し多重化する第3の手段、
 d) 多重化手段に接続されデータおよび制御群を表わす順に受信された信号に応答して、コード化された制御およびデータ群を表わす信号を順に供給するコード化論理手段、
 e) コード化論理手段に接続され、コード化された制御およびデータ群を表わす信号を伝送媒体に供給できるNRZIフォーマットの一連の直列信号に変換する手段

を有することを特徴とする、直列データ伝送用の群コード化方式。

(2) コード化手段が、並列記憶手段であり、 n ビットそれぞれに対し 2^{m+1} 個のアドレス指定可能な場所を有し、その際 n は m より大きく、 m はデータまたは制御群内のビット数、 n はコード化されたデータまたは制御群内のビット数である、特許請求の範囲第1項記載の方式。

(3) デコード化構造部を備え、群コード化技術と m/n 速度のNRZIコードを使用した直列インターフェースのためのランレンジスを制限した自己クロック抽出を行うコード化方式において、

- a) データと制御信号を表わす直列のコード化ビット列を受信するコードビット変換手段、
 b) 変換手段に接続され、変換されたコードビットを受信して一時記憶しつつ同時に並列出力端子から複数の変換されたビットを供給するシフト記憶手段、
 c) シフト記憶手段に接続され、同時にシフト記憶手段の内容を受信し記憶する第1の論理

手段、

- a) 第1の論理手段に接続され、同時にこの論理手段のコード化内容を受信しつつ同時に複数のデコード化出力ビットと、これらデコード化出力ビットがデータを表わすかまたは制御信号を表わすかを表示するインジケータとを発生するデコード化手段、
- b) デコード化手段に接続され、デコード化手段からデコード化された出力ビットとインジケータを受信する第2および第3の記憶手段を有し、

第2の記憶手段が、インジケータに応答してデータを表わすデコード化された出力ビットを記憶し、また第3の記憶手段が、インジケータに応答して制御信号を表わすデコード化された出力ビットを記憶することを特徴とする、直列データ伝送用の群コード化方式。

(4) 第1、第2および第3の記憶手段が記憶レジスタであり、また第3の記憶手段が、第2の記憶レジスタの2倍の容量を有するレジスタである、

かつカビット2進値を表わす順序信号は、変換器手段により NRZI 信号フォーマットに変換された場合、1つの n ビット2進値の通知に必要な期間にわたって公称レベルから 20 %までしか変化しない DC 成分を含むようになつてゐることを特徴とする、直列データ伝送用の群コード化方式。

(5) $m = 4$ かつ $n = 5$ である、特許請求の範囲第7項記載の方式。

(6) 第1のコードが 2^m 個の値をとることができ、それぞれの値が m 個の2進ビットで表現できる第1のコードで表現された直列2進データを伝送するため第2のコードを設計する方式において、

n を選択し、その際 n は m より大きく、 2^n は第2のコードのとることができる値の数を表わし、それぞれの値は n ビットで表わすことができ、

第2のコードでそれぞれの値を表わす n ビットを NRZI に変換する際、第2のコードの形のそれぞれの値について NRZI 波形を決定し、

NRZI 波形から、これら波形に相当する電気信号の公称レベルに対する DC シフトを表わす改善

特許請求の範囲第3項記載の方式。

(5) デコード化手段が読み出し専用メモリ(ROM)である、特許請求の範囲第4項記載の方式。

(6) 読出し専用メモリがアドレス指定可能な場所を有する ROM であり、この ROM のそれぞれの場所が、1ビットのデコード化情報セグメントを記憶している、特許請求の範囲第5項記載の方式。

(7) 第1コードの形の m ビット2進値を第2コードの形の n ビット2進値にコード化するコード化手段において、

第1コードの m ビット2進値を表わす信号に応答して第2コードの n ビット2進値を表わす信号を発生する論理手段($n > m$)、および

論理手段に応答して n ビット2進値を表わす信号を NRZI フォーマットの直列順序信号に変換する変換器手段が設けられており、

論理手段が、 m ビット値を表わす信号に応答して n ビット2進値だけを発生する手段を有し、それにより n ビット2進値を表わす順序信号は、3個より多く連続する 0 ビットを含むことがなく、

指数を判定し、

第1コードの 2^m 個の値を割当て、その際 NRZI 波形に相当する第2コードの 2^n 個の値は最小の改善指数を有する。

ことを特徴とする直列データ伝送用の群コード化方式。

(8) 第2コードで表わされた値が所定の数の連続する 2 進 0 ビットを含まず、この所定の数が第2コードでデータを表わす信号の自己クロツク抽出を可能にするため十分に小さい場合に限つて、第2コードを表わす値が第1コードで表わされた値に割当てられる、特許請求の範囲第9項記載の方式。

(9) 第1コードの値に割当てられた第2コードの値が選択され、それにより第2コードの値の順序がどのようになつても、連続 2 進 0 ビットの数が所定の数を越えないようにする、特許請求の範囲第10項記載の方式。

(10) 第1コードが 2^m のコード値を有することができ、それぞれの値が、 m 個の2進信号で表わさ

れる、初めに第1コードで表わされていた2進データを伝送する方式において、

2^n 個のコード値を有することができかつそれぞれの値がn個の2進信号で表わされる第2の2進コードを選択し、その際nはmより大きい整数であり、

それぞれの 2^n 個のコード値を等価なNRZI波形で表わし、

それぞれのNRZI波形に相当する電気信号について公称値からのDC信号シフトを判定し、

第2コードの値から、直列2進順序のコード値の形で所定の数の連続した2進0を2個以上含まないコード値だけを選択し、

選ばれたコード値から 2^m 個のコード値を選択し、これらコード値に相当するNRZI波形が、公称レベルから最小のDCシフトしか持たないようにして、

選ばれたコード値それを第1コードのコード値の相應した1つに割当て、

第1コードのそれぞれの値に応答して第2コード

の相應した値を発生するコード化手段を設け、コード化手段により発生されたそれぞれの値をNRZIフォーマットの直列順序信号に変換し、これらNRZI信号を伝送媒体に供給することを特徴とする直列データ伝送用の群コード化方式。

(a) コード化手段を設ける際、複数のアドレス指定可能な記憶場所を有するメモリ手段を設け、メモリ手段は、それぞれのアドレス指定可能な場所に選ばれたコード値の1つを記憶し、このコード値は、第1コードの相應した値がメモリ手段に加えられた時に読み出される、特許請求の範囲第12項記載の方式。

(b) m = 4およびn = 5であり、かつNRZIフォーマットの1つのコード値を通知するため必要な期間にわたって公称レベルからのNRZI信号の最大DCシフトが、公称レベルの20%である、特許請求の範囲第13項記載の方式。

(c) 複数のステーションに配置された複数の通信設備およびこれらステーションを相互接続する伝

送媒体を有する直列データ伝送方式において、

それぞれのステーションが、第1のmビットコードの形のデータと制御信号に応答してNRZIフォーマットの第2のnビットコードの形の信号を伝送媒体に供給するコード化手段を有し、nはmより大きな整数であり、かつそれぞれのステーションが、伝送媒体におけるNRZIフォーマットの信号に応答して第2コードの形のデータおよび制御信号を再生するデコード化手段を有し、

コード化手段が、所定の制御信号を対のnビットコードにコード化する第1の手段と、対のnビットコードを対の順序NRZI信号に変換する第2の手段とを有し、NRZI信号において対の順序の期間にわたる公称レベルからのDCシフトが常に0であることを特徴とする、直列データ伝送用の群コード化方式。

(d) それぞれの通信設備が、送信機と受信機を有し、かつ所定の送信機によりコード化手段に送出された制御信号がアイドルおよびホルトの送信機状態を指定し、コード化手段が、アイドル制御信

号に応答して連続順序の2進1を含むNRZI信号順序を発生し、かつホルト信号に応答して連続した1の間に3つより多い2進0を含むNRZI信号順序を発生し、また送信機が、データの前にティミタスタートをデコード化手段に出力することにより表わされる能動状態を有する、特許請求の範囲第15項記載の方式。

(e) それぞれの送信機がクワイエット状態を有し、コード化手段が、送信機に応答してすべて2進0から成るNRZI信号順序を発生する、特許請求の範囲第16項記載の方式。

(f) 伝送媒体が、点対点構成でステーションを相互接続している、特許請求の範囲第16項記載の方式。

(g) 伝送媒体が、ステーションを相互接続するバスである、特許請求の範囲第17項記載の方式。

(h) 伝送媒体が、ループ又はリング構成でステーションを相互接続している、特許請求の範囲第17項記載の方式。

(i) m = 4およびn = 5であり、またコード化手

段が m ビットコードにコード化を行い、それにより m ビットコードから変換された NRZI 信号順序は、ホルトの表示を含む場合の他には、3つより多い連続した 2進0を含むことがないようにする、特許請求の範囲第15項記載の方式。

即ち $m = 4$ および $n = 5$ であり、かつ選ばれたコード値に相当する NRZI 信号が、公称レベルから 10% 以上の個別 DC シフトを持つことがなく、または個別 DC シフトが 10% より大きい場合にも、対にして順に信号伝送すれば、互いに相殺するようになつていて、特許請求の範囲第12項記載の方式。

即直列データ伝送方式において複数のステーションが、1つまたは複数の中間ステーションを通して第1のステーションから第2のステーションへデータおよび制御コードの伝送を表わす信号を送るような構成の媒体により相互接続されており、それぞれの中間ステーションは、ここを通過して転送する間に1つまたは複数の制御インディケータを変形してもよく、伝送信号の公称レベルからの

DC シフトを制限する方式において、

奇数個の2進1を有する制御インディケータとエンディングデリミタコード値を割当て、NRZI 信号として伝送媒体に伝送する際に、対のコード値が、対のコード値を信号伝送するため必要な期間にわたつて公称レベルからの DC シフトを 0% するようにし、

データ順序を伝送した後に第1のエンディングデリミタを伝送し、

すべての制御インディケータまたは変形した制御インディケータを伝送し、

送信した制御インディケータの数が偶数であつた場合にだけ、別のエンディングデリミタを伝送し、それによりエンディングデリミタと制御インディケータの合計が常に偶数であるようにすることを特徴とする、直列データ伝送用の群コード化方式。

即コード化手段が、1対の n ビットコードとしてスタートティングデリミタをコード化する手段を有し、このスタートティングデリミタが、データス

タートの境界を規定し、それぞれのステーションに、

コード化手段、

伝送媒体上の信号に応答してクロツクパルスを発生するクロツク再生手段、

クロツクパルスに応答してコード化手段を制御する同期論理手段、

伝送媒体から受信した NRZI 信号を2進コード信号に変換する変換器手段、

変換器手段に接続され2進ビットを蓄積するレジスタ手段、および

スタートティングデリミタを表わす2進コード信号がレジスタ手段内に検出された時、レジスタ手段に応答して同期論理手段を再始動する手段が設けられている、特許請求の範囲第15項記載の方式。

即伝送媒体により相互接続された複数のステーションを有するデータ伝送方式において、媒体にブレーク信号を強制的に送出する際、この信号が所定の長さの伝送媒体を伝搬するのに十分な期間にわたつて、ホルトコードを表わす信号を伝送し、

ホルトコードは、このコードを表わす信号が 50% のデューティーサイクルを有するようになつておらず、かつこの期間の終了後に、この信号を終了することを特徴とする、直列データ伝送用の群コード化方式。

即複数のステーションとこれらステーションを相互接続する伝送媒体を有するデータ伝送システムにおいて、それぞれのステーションが、前のステーションにより媒体に送出された信号を受信する受信機と、後続のステーションに媒体を介して信号を伝送する送信機とを有し、媒体上にクロツク信号が無い時にさえ、受信機において DO パラレンスがとれており、それぞれの送信機は、データを送信していない間にわたつて 50% のデューティーサイクルを有する信号コードを送信することを特徴とする、直列データ伝送用の群コード化方式。

3.発明の詳細な説明

発明の背景

A. 発明の分野

本発明は、2つまたはそれ以上の通信ステーションの間で直列伝送される2進データと制御信号をコード化／デコード化する媒体に依存しないシステムに関し、また近距離および遠距離両方のデータ通信システムにおける用途に適している。さらに特定すれば本発明は、近距離または遠距離通信網またはその他のデータ通信環境に利用できる、ランレンジスを区切つたまたはランレンジスを制限した自己クロツク抽出コード化システムに関し、かつ光ファイバ、同軸ケーブルおよびより線対を含む種々の物理媒体におけるベースバンド伝送に良好に適応し、かつ点対点またはバスにより星形、ループまたはリング状に相互接続されたステーションを有する種々のシステムに使用できる。

B. 公知技術

ランレンジスを制限した群コードは周知であり、かつこれらコードのうちいくつかのものの特性は、「IEEE、トランザクションズ、オン、マグネットクス」 MAG - 12巻、6号、1976年11月、740～742頁に記載されている。磁気記録システムに

使用するこのようなコードを最適化するために多くの研究があされてきたが、一方最適特性が相違する高速直列データ伝送システムに使用するようこのよだなコードを最適化する研究は比較的少なかつた。

ランレンジス制限コードは、コードを利用する環境に応じて種々の有利な特性を生じるように設計されている。これらコードは、通常第2コードの形の信号順序が連続する2つの2進1の間に連続した±個より多い2進0を持つことがなく、かつ連続した2進1の間に少なくとも±個の2進0を持たなければいけないというような強制を受ける。±の値を限定すれば、コードは自己クロツク抽出可能になる。すなわち0と1の間の信号の遷移は、受信ステーションにおいてデータビット流からクロツク信号を抽出または再生するために利用できる。

周知のコードの中で、ここで取扱うものは、 $m = 4$ の2進ビットの第1コードの特性をコード化して $n = 5$ の2進ビットの第2コードにした4／

5速度 NRZI コードであり、その際第2コードの信号が、1の生じた際に反転するノシリターントウーゼロフォーマット (NRZI) になつている。

比 m/n は、コード化効率の尺度であり、かつ特にデータ伝送速度を規定するので、直列通信システムにおいて重要である。例えば第1コードにおいて2進ビットが生じる速度が 125 メガビット／sec である直列システムにおいて、コード化効率が $m/n = 0.5$ であると、データ伝送の実効速度は低下し、62.5 メガビット／sec になる。

直列データ伝送用のコードを設計する際考慮すべきその他の要因は、信号順序により伝送媒体に加えられる最大累積 DC 成分である。高速データ伝送システムのステーションは通常かなり速くに離れているので、共通アースを設けることは現実的でない。それ故に AC カップルによる平衡伝送システムにおいて信号伝送は、所定の公称レベルの上または下に、コード化2進ビットの表示と同じ並だけ信号レベルをシフトして行われる。理想的には最大 DC レベルは 0 にする。すなわち所定

の期間にわたつて信号の振幅を平均化し、公称値と等しい値にする。所定のコードは、最大 DC レベルを 0 にすることができる。例えばマンチエスターコードにおいてそれぞれの2進ビットは、1つのセル期間において公称レベルより上にありかつ第2のセル期間において公称レベルより下にある信号レベルによって表わされ、その際2つのレベルの相対位相によつて、2進0または1が表わされる。「セル」とは、 m ビットコードにコード化した1ビットのデータを信号伝送するため必要な期間のことであり、またマンチエスターコードではそれぞれの2進ビットを表わすために2つのセルが必要なので、コード化効率 m/n はわずか 50 % である。

直接 NRZ および NRZI コードのようなその他のコードは 100 % のコード化効率を提供するが、高速直列データ通信システムには不適当である。なぜならこれらのコードでは、大きな累積 DC シフトが生じることがあり、また連続する 1 の間の 0 の数が制限されておらず、それにより自己クロツ

ク抽出が妨げられるからである。NRZI コードの自己クロツク抽出の能力の不足は、データビットの流れの中で遷移が生じなかつた場合、所定の間隔でデータビットを挿入するかまたは一方の信号レベルから他方への遷移を挿入することによって解決できる。しかしこの挿入の結果、コード化効率の低下(および変化)と共にデータ速度が可変になつてしまふ。

表1は、いくつかのコードに関してデータ速度、コード化効率、最大累積 DC シフトおよび最大遷移間隔[▲]を示している。表1および前記の説明から明らかのように、所定のシステム設計の要求に合致した適当なコードを得るため、コード化効率、最大累積 DC シフトおよび自己クロツク抽出能力の種々のコードの要求の間でバランスをとらなければならぬ。

表 1
コード形式 データ速度 コード化効率 最大累積 DC シフト 最大遷移間隔
(メガビット/秒)
(コードセル)

NRZ	125	100 %	50 %	無制限
NRZI	125	100 %	50 %	無制限
ビット挿入	93.5~125	75~100 %	30 %	3
マンチエスター	62.5	50 %	0 %	1
群コード(4/5) (本発明)	100	80 %	10 %	3

伝送期間にわたつて平均化した累積 DC シフトが公称レベルの 10 % を越えない場合、ほとんどの高速直列データ伝送システムは、ほとんど受信機の特性をそこなうことなく、全く良好に動作できることがわかつている。本発明は、この評価基準に合致するだけでなく、高いコード化効率と自己クロツク抽出能力をも有するコードを提供するものである。

前記のよう周知の多くのコードは、ファンク

ションコードを考慮していない特に磁気記録システムのために開発されたものであり、また高速直列伝送システムに使われているコードは、ファンクションまたは制御信号の作用を考慮しておらず、すなわちシステムの動作状態を変える信号を考慮していない。本発明は次のようなコードを提供する。すなわちデータおよびファンクションまたは制御信号は、すべて同じ約束に従い、コード化効率は低下せず、最大累積 DC シフトは、伝送期間にわたつて平均化して 10 % を越えず、また制御およびデータコードは、すべて自己クロツク抽出可能である。

発明の簡単な説明

本発明の目的は、直列伝送用 2 進データをコード化およびデコード化するため媒体に依存しない改善された方式を提供することにある。

本発明の目的は、近距離および遠距離通信網のどちらでも利用できる直列インターフェースのためランレンジスを区切つた自己クロツク抽出コード化方式を提供することにある。

本発明の別の目的は、伝送信号の公称中心からの最大累積 DC シフトが伝送期間にわたつて平均で 10 % を越えないことを保証した直列データ伝送方式のため高効率群コード化技術を提供することにある。

本発明のその他の目的は、すべてのデータおよびファンクション制御信号をコード化し、高いコード化効率と公称レベルからのわずかな累積 DC シフトを有する自己クロツク抽出コード化信号順序にするデータ伝送方式を提供することにある。

本発明のその他の目的は、簡単な構造を有しかつ比較的少数の部品しか必要としない前記のようなコード化およびデコード化方式を提供することにある。

本発明の別の目的は、多数のステーションを点対点でまたはバスにより、または星形、ループ状またはリング状の構成で相互接続した近距離および遠距離データ通信システムに使用するのに適した前記のようなコード化およびデコード化方式を提供することにある。

これら本発明の目的は、有利な構成においてそれぞれの送信機にエンコーダを設け、第1コードの形のそれぞれ4ビットのデータをコード化し、第2コードの形の5ビットデータにすることによって達成される。第2グループの32個の異ったコードの中からわずか16個だけをデータコード値として選び、これら値はコード化した後のデータ流の中の連續した1の間に3つより多い2進0が多いように、それによりデータ流からクロツクを再生できるようにするために十分に近い間隔で確実に信号遷移を生じるように選ばれている。第2のグループの残りの16個のコード値のうち所定の1つは、制御ファンクションを表すために使われる。システムのプロトコールは次のようになっている。すなわちデータおよび制御ファンクションの両方を表すコード化後の信号の流れは、連續した1の間に3個より多くの1を持つことがなく、かつ伝送媒体上の累積DCシフトは、伝送期間にわたって平均化した場合、公称レベルの10%を超えることがない。それぞれのエンコーダは、第1コー

ドの形のデータまたは制御コードをROMのアドレス入力端子に供給するかしないかをゲート制御するマルチブレクサを有する。ROMは、第2コード用の種々のコード値を記憶しており、かつROMをアドレス制御すると、コード値がROMから読出され、直列にされ、かつ伝送媒体に供給する前にNRZからNRZIフォーマットに変換される。

それぞれの受信機は、受信信号をNRZフォーマットに逆変換するデコーダを有する。NRZ信号は、直列シフトレジスタ内にシフトされる。 $n = 5$ ビットの2進コードの形をした出力信号は、レジスタから読出され、かつ第1の($m = 4$)コード用のコード値を記憶したROMにアドレスとして供給される。それからデコード化された値がROMから読出される。クロツク再生手段に加えてそれぞれのデコーダも、伝送媒体の状態を表す所定の信号順序を検出する手段を有し、この検出手段は、信号を発生してデコーダ回路と受信機回路を制御する。コード化および／またはデコード化の機能を果たすため、エンコーダおよび／またはデコー

グにROMではなくゲート回路を使用してもよい。

本発明の実施例を以下図面によつて説明する。

本発明の詳細な説明

典型的な通信ステーション

第4図は、直列データ通信システムの部分を構成する一つのステーションを示す。このステーションは、コミュニケーション・エンティティ410を有し、それは従来技術に於けると同様に、送信機、受信機、或るいは送信機と受信機との両方を含んでいて良い。このコミュニケーション・エンティティは、媒体インターフェイス420及びデコーダ414を介して、送信媒体442から信号を受信するよう接続されており、またエンコーダ412及び媒体インターフェイス416を介して送信媒体に信号を供給するよう接続されている。

媒体インターフェイス416及び420は、在來の設計のものであつて、媒体上の信号を当該ステーションで処理され得る形式もしくはレベルに変換する目的を有する。例えば、媒体442が光学リンクであれば、インターフェイス416及び420は、

電気-光学変換器を有する。

デコーダ414については後に詳述するが、送信媒体からの直列ビット信号を、他のコミュニケーション・エンティティによつてそれらが発生されたコードにデコードする。エンコーダ412は、コミュニケーション・エンティティによつて発生されたデータと制御信号を、他のコミュニケーション・エンティティに向けて媒体442上に送信するのに適した直列ビット・コード化エンコードする。在来設計のフェイズ・ロック・ループが用いられて、インターフェイス420を通過する直列データ・ストリームからクロツク信号を得る。

第4図は、送信機と受信機との両方を有するコミュニケーション・エンティティを持つているステーションを示している。各ステーションが第4図に示す要素の全てを持つ必要がないことは明らかである。例えば、エンコーダ412と媒体インターフェイス416とは、コミュニケーション・エンティティが受信機のみを有する場合には必要がない。

第4図に示した様な多様なステーションは、第1図に示した全二重二地点間システム、第2図に示したバス・システム、或るいは第3図に示したリング・ネットワーク・システムのような様々なシステム構成で相互接続され得る。

エンコーダ

グループ・コードと他の先行技術のコードとの主たる相違は、通常のビット毎のコード化技術が差動マンチエスター・コードのような他のセルフ・クロッキング・コード他システムで用いていたよりもより大きいデータ・ブロックをこれらのコードが翻訳する能力にある。本発明の好適な実施例では、固定シーケンスの即ち $m = 4$ のデータもしくはファンクション制御ビットのブロック(データ・グループ)が固定シーケンスの即ち $m = 5$ のコード・ビットのブロック(データ・グループ)に符号化される。ここに云うデータなる語は、2進情報データだけではなくて、2進ヘッダー・フィールド、アドレス・フィールド、情報フィールド、フレーム・チェック・フィールド等の特定の

応用もしくはシステム構成で要求され得る情報データをも包含する用語として用いられている。

全てのグループ・コードは、同一の設計概念を用いているが、ブロック長さが異なり、特定のコード・グループ値(即ちビット・パターンもしくはビット・シーケンス)の割当てが異なつており、異なる各データ・グループ値を表わし、他の異なる送信制御情報を表わす。特有のコード・グループ値は、良く「コード・ポイント」と称されている。各ブロック長のグループ・コードには、 2^m のコード・ポイントが存在し得るので、以下に説明する本発明の好適な実施例については $2^4 = 16$ のコード・ポイントがある。これらのコード・ポイントと、それら二進数表示との十進数表示とが第10図に示されている。

$m = 4$ の場合には、4ビットのグループ内に2進ビットの組合せが16通りあり得る。これらの組合せの各々は「データ・カルテット」と称され、これらのカルテットの各々の2進値と16進値が表記されている。第1のコードには最大16

のカルテットがあり、第2のコードには32のコード・ポイントがあるから、第2のコードに於ける全てのコード・ポイントが使用されるわけではない。本発明の一特徴によれば、データ・カルテットと制御コードとを表わすのに用いられるコード・ポイントは、システム構造を説明した後に述べる或る基準に従つて選択される。

第5図は、本発明の原理に従つて構成されたエンコーダを示している。このエンコーダは、第1のレジスタ510と、第2のレジスタ512と、セレクタもしくはマルチプレクサ514と、エンコーダ手段と、シフト・レジスタ518と、コンバータ520とを有する。第5図のエンコーダは、コミュニケーション・エンティティ410に付属しており、データ・グループもしくはカルテット、ファンクション・コード及びその出力がデータ・グループ・コードを表わすのか、ファンクション制御コードを表わすのかを示す信号を発生する。データ・グループ・コードとファンクション制御コードとは、各々4個の2進ビットから成り、それらはレジス

タ510と512に供給される。各データ・グループ・コードとファンクション制御コードと共に、このコミュニケーション・エンティティは、導線508上に信号を生じ、その信号はデータ・グループコードもしくはファンクション制御コードがエンコーダに対して同時に供給されているか否かを表示する。

導線508上の信号は、セレクタ514を起動させ、レジスタ510からのデータ・カルテットもしくはレジスタ512からの制御コードはセレクタを介してエンコーダ手段516の入力にゲートされる。このエンコーダ手段は、読み取り専用メモリ(ROM)、ゲート論理アレイもしくはその他の4ビット入力コードを5ビット出力コードに変換もしくは翻訳する適当な手段であつて良い。エンコーダ手段516がROMであるとして、セレクタ514からの出力信号と導線508上の信号とは、メモリに於ける32のロケーションの内の何れか一つから記憶されたコード・グループを読み出すことの出来るアドレスを構成する。しかし、或る好適な実施例では、たつ

た16のデータ・カルテットとたつた9のファンクション制御コードしかないので、ROMは25の5ビット・コード・グループしか記憶しない。これは5のアドレス指定信号を要する。データ及び制御コードは全て4ビットであるから、導線508上の信号は制御コードをデータ・コードから識別する。

エンコーダ手段516から読み取られた各コード・グループは、5ビットのシフト・レジスタ518に並列に与えられ、ロード信号の発生の際にロードされる。このロード信号は、コミュニケーション・エンティティ410によって発生され、第6図に波形610及び612によつて示された如きコミュニケーション・エンティティによって発生された5番目後のエンコード・ビット・クロツク・パルスと同時に生ずる。コミュニケーション・エンティティは、一連のシフト信号をも発生し、そのシフト信号はレジスタ518に与えられて、その内容を右にシフトする。シフト信号は、ロード・パルス間の時間内に発生し、各エンコード・ビット・クロツク・パルスと同時に発生する。このシフト信

相互接続されているかに依存して、一つ以上のステーションに送信される。

デ コ ー ダ

送信中のステーション(第4図)の媒体インターフェイス416によつて、送信媒体442上に与えられた信号は、その送信媒体に接続された一つ以上の受信ステーションによつて受信される。各受信ステーションに於て、信号は媒体インターフェイス420に供給され、そこで成る種の変換(例えば、光学-電気変換)が行なわれる。得られた電気信号は、クロツク回復回路418及びデコーダ414に与えられ、それはNRZIコード・グループを4ビット2進コード・グループに変換する。

クロツク回復回路418は、第8図に於て受信クロツク回復回路810として示されており、それは伝来の分割によるものであつて良い。それは受信したNRZI符号化データの信号レベル遷移を用いて、符号化されたデータに同期されたデコード・ビット・クロツクを起動する。第8図の残余の電子は、デコーダ414を含む。

各の波形は第6図の波形614に示されている。

レジスタ518の右端のステージからの出力は、コンバータ520に与えられ、該レジスタに与えられた一連のロード信号とシフト信号により、導線716上に現われるコード信号はノン・リターン・トゥー・ゼロ(NRZ)フォーマット形式である。NRZフォーマットの一連の信号は、第7図に於ける波形716によつて示されている。

レジスタ518のNRZ出力は、コンバータ520によつて、ノン・リターン・トゥー・ゼロ・インパート・オン・ワンズ(NRZI)フォーマットに変換され、この際、信号レベルは波形712によつて示された如く、2進1状態の発生の度に第1と第2のレベルの間でシフトする。得られたNRZIコードのシーケンスは、コンバータ520から媒体インターフェイス416(第4図)を介して送信媒体442に供給される。

送信媒体442上に与えられたNRZIコードは、システム構成に依存して、即ち、ステーションが2地点間、リング、ループ、スター構成の何れで

このデコーダはNRZをNRZに変換するコンバータ812、10ビット・シフト・レジスタ814、5ビット・レジスタ818、デコード手段820、一対のAND回路821及び823、データ・レジスタ824、制御レジスタ825、ライン状態検出器813、及びコード・グループ同期論理815を有する。送信媒体442からの信号は、媒体インターフェイス420によつて操作されて、その信号を第8図のデコーダに対する入力に適した形式に変換し、その結果得られた信号はクロツク回復回路810とコンバータ812に供給される。

このコンバータ812は、在来設計のものであり、その入力に供給された入來信号を表示する波形をNRZフォーマットでその出力に生ずる。コンバータ812の出力は、シフト・レジスタ814の第1ステージに与えられる。

このクロツク回復回路は、第9図に於ける波形910によつて示された一連のデコード・ビット・クロツク・パルスを発生することにより、入來信号に応答する。このクロツク・パルスは、シフト

レジスタ 814 に供給されて、そこにコンバータ 812 から逐次的な出力信号をロードする。

シフト・レジスタ 814 の 10 個のステージは、ライン状態検出回路 813 に接続されている。このライン状態検出回路もまたデコード・ビット・クロック・パルスを受け取り、それらのパルスの各々に応答してシフト・レジスタ 814 の内容を感知する。このライン状態検出回路の目的は、後述の如くコード・グループ同期とは独立して任意のコード・ビット境界に生じ得る特定の制御コードを検出することである。或る制御コード(スタート・デリミッタ)の検出の際、回路 813 は出力信号を生じて、コード・グループ同期論理 815 をリセットもしくはリスタートさせる。

コード・グループ同期論理 815 は、モデュロ・5 カウンタを有し、デコード・ビット・クロック・パルスの各々に応答して 1 ずつ増分される。このカウンタは、導線 912 上にコード・グループ信号を、そして導線 914 上にデータ・グループ信号を各サイクル毎に生じ、第 9 図に示されている如

く、コード・グループ信号が発生した後、エンコード・ビット・クロックの 4 パルス遅れてデータ・グループ信号が生ずる。

論理 815 によつて生じたコード・グループ信号は、レジスタ 818 に供給され、そしてそのレジスタ 818 はシフト・レジスタ 814 の 5 つの右端ステージからの出力を並列に受取る。各コード・グループ信号の各々に応答して、レジスタ 818 はこれらのステージからの出力をロードされる。

デコード・レジスタ 818 からの出力は、デコード手段 820 に供給され、そしてそのデコード手段は ROM か論理回路であつて良い。何れにしても、デコード手段は、レジスタ 818 からの出力信号を、エンコーダ手段 516 にそれらが供給された形式にデコードする。デコード手段 820 が ROM であるものとして、レジスタ 818 からの出力は ROM をアドレス指定して、デコードされた値を読出す。記憶されたデコード値に加えて、ROM は各ロケーションに標識を持つており、その標識は当該ロケーションがデータ・カルテットもしくは制御ファンク

ション・コードに関するデコード値を記憶するか否かについての標識を与える。ROM から読取られた 1 ビットのデコード値は、データ・レジスタ 824 と制御レジスタ 825 との両方に与えられる。デコード値と共に ROM から読出された標識は、AND ゲート 821 及び 823 に供給され、それらのアンド・ゲートは、論理 815 からのデータ・グループ信号によつて更に起動状態にされる。AND ゲート 821 及び 823 からの出力は、データ・レジスタ 824 と制御レジスタ 825 のローディングを夫々可能にさせる。従つて、デコード値を伴なう ROM から読出された標識がデータ・カルテットを表わすか制御ファンクション・コードを表わすかに依存して、デコード値はレジスタ 824 かレジスタ 825 にロードされる。

レジスタ 824 及び 825 の出力は、受信中のコミュニケーション・エンティティ 410 (第 4 図) に供給され、そこでデータ及び制御コードは在米の手段によつて処理される。ループ又はリンク・システムでは、この処理はレジスタ 824 及び 825 の

出力を再符号化して、データ・カルテット及び制御コードが次のステーションに対して「リピート」もしくは転送されることを含み得る。

コード値の選択

第 7 図をちよつと参照して、水平な線 718 は、NRZI 信号のシーケンスによつて生ぜしめられるべき DC 成分の所望レベルもしくは名目レベルを示す。波形 712 に於ける各パルスの高さが V であるとすれば、信号は + 1/2V と - 1/2V との間でシフトし、所与の時間内での名目的なもしくは所望の累積 DC 成分は V の半分の高さかゼロボルトかである。この名目レベルは、その時間内で等しい時間間隔の間、信号が + 1/2V と - 1/2V である場合にのみ生ずる。コード・グループ 10111 (波形 716 参照) について考えると、垂直な 2 本の線 720 によつて示されたコード・グループの時間間隔に亘つて測定されたコード化された NRZI 信号 (波形 712) についての信号レベルの平均値は + .05 V である。従つて、このコード・グループの DC 値は + .05 V であり、名目値からの百分率 DC

偏差は $\frac{0.5V}{5V}$ 即ち 10 % である。コード・グループ 10111 が、第 7 図に示されている場合のように 0 ではなくて、1 が前にあつたとすれば、そのコード・グループに関する NRZI 波形は反転され、名目レベルからの DC 偏差は -10 % となる。

本発明の新規な面は、エンコーダ手段 516 とデコード手段 820 に記録される（もしくは、それによつて発生される）特定のコード値の選択についている。前述の如く、4 ビット・コードを 5 ビット・コードにコード化するとき、第 2 のコードに於ける 2 進ビットの 32 の可能な値もしくは組合せがあり、そしてそれは第 1 のコードの 16 の可能な値を示すのに選択され得る。選択された値は、システムのセルフ・クロッキング能力に影響するばかりでなく、名目レベルからの最大 DC 偏差にも影響を与える。その値は、各値を表わす波形中に少なくとも二つの信号遷移があり、また全ての有効なデータ・フィールド・シーケンスの間に連続した 1 の間に三つ以上の連続した 0 が生じないよう選択される。これによつて、コードに関する

w が + であることは、そのコード・ポイントの波形が、コード・ポイント間隔の大部分にわたつて、そのグループの始期に於けると同一の電圧極性に留まることを示し、w が - であることは、コード・ポイント間隔の大部分に亘つて反対極性になることを示している。

xy は、名目レベルからの DC 成分の偏差の大きさ（百分率ではない）を表わす。w が + であるか - であるかに依存して、DC 成分の偏差の量が名目レベルに加算されもしくは名目レベルから減算されるとき、それはコード・ポイントについてのデューティ・サイクルの標識を与える。例えば、コード・ポイントの偏差の量が 50%（即ち V の 50 %）であれば、w の極性を考慮してこの量が 50%（名目レベルは V の 50 % である）に加えられる。w が + であれば、その合計は 100 % のデューティ・サイクルを生ずる。これは第 10 図の第 1 行の右側の NRZI 波形と、後に示す表 A の第 1 行の第 2 欄に示されている。この場合先行のコード・ポイントが高レベルで終つているものと仮定している。先行

る満足なセルフ・クロッキング能力が保証できる。その値は、名目レベルからの DC 成分の最大偏差が送信シーケンス中に、平均して 10 % を越えないように選択される。前述の如く、クワイエト及びホルト・コードを表わすために選択された値はこれらの制限の両方に適合しない。

第 10 図は、5 ビット・コードに於ける可能な 32 の値もしくはコード・ポイントの各々について同等の 10 進値、2 進表示によるコード・ポイント値、改善指數（figure of merit）WXYZ、及びコード・グループを表わす NRZI の 2 通りの可能な波形を示している。NRZI 波形の左側欄は、その波形の前に低レベル（-1/2 V）で終る波形がある場合に生ずる波形であり、右側欄は、その波形の前に高レベル（+1/2 V）で終る波形がある場合に生ずる波形である。

改善指數 WXYZ は、各コード・ポイントについてのデューティ・サイクルの表示を与える。改善指數に於て w は、コード・ポイントについての名目レベルからの DC 成分の変化の方向を表わす。

のコード・ポイントが低レベルで終つていれば、デューティ・サイクルは $100 - (WXY + \text{名目値})$ 即ち 0 であり、これは第 10 図の第 1 行の左側の波形及び表 A の第 1 行第 3 欄に示されている。表 A は、各コード・ポイント（第 4 欄）についての改善指數（第 1 欄）ならびに先行コード・ポイントが高レベルで終つた場合のデューティ・サイクル（第 2 欄）、及び先行コード・ポイントが低レベルで終つた場合のデューティ・サイクル（第 3 欄）を示す。

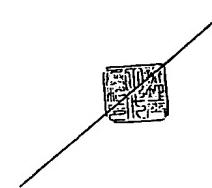


表 A

WXYZ 改善指數

W = デューティ・サイクルが名目値から外れる方向
 XY = 名目値 50 % からの偏差
 Z = コード・ポイントのバリティ

WXYZ	コード・ポイント・ デューティサイクル		コード・ポイント 10進表示
	WIN = 高	WIN = 低	
+ 50 +	100	0	(00)
+ 50 -	100	0	なし
+ 40 +	90	10	なし
+ 40 -	90	10	(01)
+ 30 +	80	20	(03)(06)(12)(24)
+ 30 -	80	20	なし
+ 20 +	70	30	なし
+ 20 -	70	30	(02)(07)(13)(25)
+ 10 +	60	40	(05)(10)(15)(20)(27)(30)
+ 10 -	60	40	なし
+ 00 +	50	50	なし
+ 00 -	50	50	(04)(11)(14)(21)(26)(31)
- 10 +	40	60	(09)(18)(23)(29)
- 10 -	40	60	なし
- 20 +	30	70	なし
- 20 -	30	70	(08)(19)(22)(28)
- 30 +	20	80	(17)
- 30 -	20	80	なし
- 40 +	10	90	なし
- 40 -	10	90	(16)
- 50 +	0	100	なし
- 50 -	0	100	なし

改善指數に於ける Z は、関連するコード・ポイントのバリティの表示である。コード・ポイントの波形に於て 1 (遷移) が奇数あれば Z は - であり、1 が偶数あれば Z は + である。従つて、偶数バリティ ($Z = +$) を有する全てのコード・ポイントは、そのコード・ポイントの始めに於ける電圧レベルと同一電圧レベルで終り、また奇数バリティ ($Z = -$) を有する全てのコード・ポイントは、そのコード・ポイントの始めに於ける電圧レベルと反対の電圧レベルで終る。

コード・ポイントのどのシーケンスもデューティ・サイクルについて評価することが出来、それによつて名目レベルに関して DC 成分の変化を決定できる。これは、連続するコード・ポイントの WXY の項を合計し (全てのコード・ポイントの WXY 項は、先行コード・ポイントのバリティが奇数であれば極性が反転することに注意して)、その結果をその連続するコード・ポイントの数で割ることによつてなされ得る。以上より、次のことが云える。

- a) 連続したコード・ポイントの "Z" と "W" の項が等しいと、DC 成分は同一方向に相互作用して、例えば WXY - コードバターン (例えば + 20 -) の次に - XYZ コード・バターン (例えば - 10 +) が来ると、これらの二つのコード・バターンにわたつて、名目値近辺の数学的に平均化された DC 成分変化 (例えば + 15 %) が得られる。
- b) "Z" と "W" の項が反対であると、DC 成分は反対方向に相互作用して、例えば + XYZ コード・バターン (例えば + 10 -) の前に WXY - (例えば + 20 -) が来ると、これら二つのコード・バターンにわたつて平均 DC 成分 (例えば + 5 %) を生ずる。
- c) - 10 + と + 00 - との連続したコードの組合せは、これらの連続したコード・バターンにわたつて名目値から最大 10 % の DC 成分偏移を生ずる。
- d) 奇数バリティ ($Z = -$) を持つたコード・ポイントが反復されると、連続したコード・

ポイント対の間隔にわたつて、名目値から 0 % の DC 成分偏差を生ずる。例えば、- 20 - バターンの後に - 20 - バターンが来ると、この連続コード・グループ対にわたつて 0 % DC 成分が生ずる。+ 30 + コード・バターンの後に - 30 + コード・バターンが来ると、これらの連続したコード・グループ対にわたつて 0 % の DC 成分を生ずる。

媒体インターフェイス回路 416 と 420 に開通した RC 時定数が充分に大であつて、(1) + 30 + バターンのように单一の有効コード・ポイントの効果によつて最小限の影響を受け、(2) また連続した 3 個のゼロ・コード・ビットによつて最小限の影響を受けていると仮定する。実際問題として、この RC 時定数は、もちろん特定の適用パラメータによるけれども、ビット・クロツク信号のおよそ 50 倍であると概算できる。

上述の考察を基にして、5 ビット・コードに及ぶコード・ポイントの割当ては次の様になされる。

データ・カルテット

データ・カルテットは、可変長メディア・トランスペアレント2進データを送信するのに用いられる。本発明の目的については、メディア・トランスペアレント・データは個々的な適用に適切なヘッダー・フィールド、アドレス・フィールド、情報フィールド、フレーム・チェック・フィールド等を含む送信の全2進データ内容として定義される。データ・カルテットは以下に述べるスタートティング・デリミッタ・シーケンスによつてコード・グループ境界が確定された後にデータ・レジスター824で検出される。

データ・カルテットが自由に分配されるとすれば、全てのデータ・カルテットの後に他のデータ・カルテットが来ても良い。本発明によつて提供された三つのコード・セルの遷移間の最大間隔の制限を満足するには、頭部に一つの（最大）コードのゼロを有するものと尾部に二つの（最大）コードのゼロを持つたコード・ポイントのみが許容される。斯くて、コード・ポイントに対するデータ

タ・カルテットの割当ては、表Bに示されているように、次の通りである。

表 B

コード・ポイント		符号	割当
10進値	2進値		
00	00000	Q	ライン状態
04	00100	H	クワイエト（不作動）
31	11111	I	ホルト（強制遮断）
			アイドル
24	11000	J	スタートティング・デリミッタ
17	10001	K	連続したSD対の第1番目
			連続したSD対の第2番目
			データ・カルテット
16進値		2進値	
21	10101	0	0000
22	10110	1	0001
30	11110	2	0010
14	01110	3	0011
11	01011	4	0100
26	11010	5	0101
15	01111	6	0110
28	11100	7	0111
10	01010	8	1000
27	11011	9	1001
23	10111	A	1010
18	10010	B	1011
09	01001	C	1100

20	10100	D	D	1101
29	11101	E	E	1110
19	10011	F	F	1111
<u>エンディング・デリミッタ</u>				
13	01101	T	データ・ストリームを終了する のに使用	
<u>制御機識</u>				
07	00111	R	論理“0”を表わす (リセット)	
25	11001	S	論理“1”を表わす (セット)	
<u>無効コード・ポイント</u>				
01	00001	V	これらのコード・ポイントは、 連続するゼロ・ビットもしくは	
02	00010	V	デューティ・サイクルの制限に 反するので使用されない	
03	00011	V		
05	00101	V		
06	00110	V		
08	01000	V		
12	01100	V		
16	10000	V		

(1 2 3 4 5) = ビット転送の順序

*注：コード“1”は遷移を表わし、コード“0”は遷移の不存在を表わす(NRZIフォーマット)

- a) コード・ポイント 09、10、11、14、15、18、20、21、23、26、27、29 及び 30 は、データ・カルテットを表わすべく選択される。何故なら、これらが頭部／尾部ゼロの制限及び、

名目中心からの最大 10 % の累計 DC 偏差に合致する 2 重の特性を有するからである。

- b) コード・ポイント 19、22 及び 28 もまた、頭部／尾部ゼロの制約に合致し、独特のコード・ポイント WXYZ = -20- を有する。先に割当てられた 13 個のバターンと共に用いられたとき、これらのバターンは、任意にデータ・カルテットを連続した場合に 3 個以上の連続した 0 を生じない。これらのコード・ポイントは、それらが個々的に 20 % の DC 成分特性を有するが、同一メッセージ・フレームで二つのコンポーネントと一緒に用いたとき、自動的に相互に補償して 0 % の DC 成分偏差を生ずるような自己補正特性を持つている点でも独特である。このことの証明は、表 A に示された WXYZ のモデルを用いて得られる。前述のように、物理的な媒体インターフェイスの時定数は、個々的に 30 % の偏差を持つたコード・ポイントをコースト・オーバー(coast over)する程に充分に大きいことが仮定さ

れている。実際問題として、時定数は充分に大きく取られて、全てのダイナミック・ディテイ・サイクルの混乱を補償し、これらのコード・シーケンスは全て安定状態に補償される。

本発明の一面によれば、システム・プロトコルが設けられ、そのシステム・プロトコルは一定の制御ファンクション・コードを必要とし、データ・カルテットにコード・ポイントを割当てた後、9個の残ったコード・ポイント値がこれらのファンクション・コードに割当てられて、上述のコードについての束縛に適合するようになされる。

スター・テイング・デリミッタ

スター・テイング・デリミッタ(SD)は、データ送信シーケンスの開始境界を区切るために用いられる。送信媒体がアイドル状態にある時、データ送信は開始でき、或るいはその前の送信に次いで行うか、或るいはその前の送信に割込むことができる。スター・テイング・デリミッタは、新たな送信が前の送信に割込んでそれを終了させる場合の

ように、以前に設定されたコード・グループ境界とは拘りなく、あらゆる点で発生し得る。

スター・テイング・デリミッタは、1100010001の連続したコード・ビット・ストリングから成り、換言すれば表BにJKで示したコード・ポイント(24)(17)の連続した対である。このコード・ポイントの対の二つの可能な波形が第11図に波形1314と1318とで示されている。このシーケンスの能動的要素は、9ビット・ストリング100010001である。このコード・ポイントは、この9ビット・シーケンスが、コード・グループ境界の同期とは無関係にコード・ポイントの他のリーガル・シーケンスに存在しないように選択されている。この特徴により、このシーケンスがコード・グループ境界を設定するのに用いられる。このスター・テイング・デリミッタJKはライン状態検出論理813によって独特の10ビット・バターンとして検出され、それが検出されたとき、論理815に於けるカウントをリセットもしくは再び始動させる。カウントが動作サイクルを行なうとき、それはコード

・グループ信号912及びデータ・グループ信号914をライン912及び914に生じ、連続したサイクルJ及びKがデコードされて制御レジスタ825に供給され、更なるサイクルにアプリケーションに依存したデータがデコードされてレジスタ824及び825に供給される。レジスタ824と825の内容はデコーダが設けられたステーションに於けるコミュニケーション・エンティティに供給され、そのコミュニケーション・エンティティはそのデータ・コード及び制御コードを利用し或るいは或るアプリケーションでは前述の如く媒体412上でそれをリピートすることが出来る。

表Bから、いくつかの連続したコード・ポイント対が、7ビット・シーケンス0001000を生ずるよう選択され得ることが理解されよう。二つのコード・ポイント対(24)(17)及び(17)(03)のみが、DC成分がなく、コード・ビット1の数が最大であり、前後にコード・ビット1があると云う特徴を組合わせて持つている。これらの後者の特性は、連続したビット1の間に3個より多い

ビット0が存在しないと云うコード制約を維持するのに必要である。表Bを再び参照して、シーケンス(24)(17)は、二つの頭部ビット1を有し、後述のように二つの後端コードゼロを有するデータ・コードの後に続くようなシーケンスでビット1を最大にする傾向を持つので、シーケンス(24)(17)が採用される。スター・テイング・デリミッタの各コード・ポイントはDC偏差が30%であるが、この偏差は反対方向であり、二つのコード・ポイント間隔にわたって互いに相殺される。

エンディング・デリミッタ

エンディング・デリミッタ機能は、全ての常態的送信を終了させるのに用いられる。このエンディング・デリミッタは必ずしも送信の最後のコード・ポイントではない。何となれば、それは後述のように他のエンディング・デリミッタ及び/又は制御インディケータが後に付けられるからである。この好適な実施例では、エンディング・デリミッタは表Bに示すことくコード・ポイント13が割当てられる。それは、スター・テイング・デリミ

シーケンスによつてコード・グループ境界が設定された後に制御レジスタ 825 に於て検出される。

エンディング・デリミッタの後には、通常はデータ・カルテットが続くが、しかし全ての場合にそうだとは限らない。前述のように、データ・カルテットは WXYZ — 20 — を有する個々のコード・ポイントを生じ得る。エンディング・デリミッタのコード・ポイント (13) は WXYZ + 20 — を持つているから、その前に — 20 — のデータ・コード・ポイントが来た場合には、名目レベルから 20 % の DC 成分偏差を有する二つのコード・ポイントのシーケンスを生ずる。しかし、前述のように、エンディング・デリミッタと任意の制御インディケータを用いて、バランスのとれた対にする。特定の適用で制御インディケータを用いないとき、エンディング・デリミッタ・シーケンスは、コード・ポイント (13) (13) で構成される。エンディング・デリミッタ対の二つのコード・ポイントの DC 成分偏差は、互いに相殺され、二つのコ

ード・ポイントに亘る平均偏差はゼロである。

制御インディケータ

制御インディケータは、一連の連続した制御コードであつて、特定のアプリケーション・プロトコルによつて要求されたとき、送信中のデータを変更することなしにリピータによつて変更され得る論理状態を表示するために任意に用いられる。その使用の例としては、“誤り検出”“アドレス認識”もしくは“フレーム複写”のような状態条件の送信を含んでいる。

表 A に示すように、コード・ポイント (07) は、これらの状態条件に用いるとき、リセットの論理状態 (off) を表わし、コード・ポイント (25) はセットの論理状態 (on) を表わすのに用いられる。一つ以上の制御インディケータがエンディング・デリミッタ (13) のコード・ポイントに後続させ得る。これらの制御インディケータは、スタートイング・デリミッタ・シーケンスによつてコード・グループ境界が設定された後に、制御レジスタ 825 内で検出される。

ンディケータ値が他のコード・ポイントと取り違えられる可能性をも少なくしている。

クワイエト

「クワイエト」は、ここでは送信媒体に何の活動もない状態を意味するものと定義される。この状態は、ユニット電圧の低下、故障の結果として、或るいは独特の応用基準によつて検出された正常な動作状態として存在し得る。この状態の性質そのものによつて、クワイエトは、第 13 図の波形 13-10 に示すように AC スイッチングの不存在として表わされなければならない。従つて、それはコードのランの長さと DC バランスとの規準に違反する。クワイエト状態の発生は、現在のデータ送信の全てに優先し、したがつて、現在のデータ送信を正常でない態様で終了させる。

クワイエト状態は、コード・ポイント（または連続したコード・ポイント）00000 によって表わされる。このクワイエト状態は他のあらゆる状態から入ることが出来る。それは、ゼロの 10 ビットストリングとして、ライン状態検出論理 813 に

適用の場合に依存して、制御インディケータ・シーケンスは通常はエンディング・デリミッタに後続する。表 A に示されているように、エンディング・デリミッタと制御インディケータのコード・ポイント (13)、(07) 及び (25) は、WXYZ 値 + 20 — を共有している。これらのコード・ポイントの偶数個を任意のシーケンスに用いても、DC 成分の相殺が得られる。エンディング・デリミッタの後に奇数個の制御インディケータが来ても、相殺シーケンスとなるが、エンディング・デリミッタの後に偶数個の制御インディケータが来たときは最後にエンディング・デリミッタを附加することにより相殺される。斯くて、個々の制御インディケータがリピーティング・ステーションによつて“オン・ザ・ライ”に変わつたとしても、エンディング・デリミッタと制御インディケータとの相殺シーケンスが常に可能である。表 A に示したように、制御インディケータについてのコード・ポイントの好適な範囲では、3 個の連続したゼロの法則を遵守し、また送信雜音により制御イ

よつて検出される。ライン状態検出論理 813 がクワイエト状態を検出したとき、図示していない導線上に出力信号を生じて、受信中のコミュニケーション・エンティティを制御することができる。クワイエト状態に入った後、以前に設定されたコード・グループ・クロック境界に拘わりなく、更に幾つかの連続した 0 ビットが発生し得る。アプリケーションに依存して、グループ同期論理 815 は不作動状態にされるか、又はそれはランニングを継続して制御レジスタ 825 に於て連続してクワイエト符号を発生し得る。斯くて、或るアプリケーションでは、クワイエト状態はライン状態検出論理 813 によつて検知されるのに加えてもしくはそれに代わつて制御レジスタ 825 で検知され得る。クワイエト状態の後に就き得るリーガル・インターフェイス状態は、後述のアイドル及びホルト状態のみである。実際には、クワイエト状態からアイドル状態あるいはホルト状態への状態変化は、受信ステーションによつてマスク・アウトされ得る。これにより、受信側に於ける AO 信号の安定

と、アイドルの場合には関連するクロック回復回路のロック・インの時間を与え、その時間の間に媒体は中間状態にあるように（受信側にとつては）見える。斯くて、あるアプリケーションでは、ライン状態検出論理は出力信号を生じて、グループ同期回路 815 からの出力 912 をブロックすることが出来る。レジスタ 818 はクワイエト・コードを保持して、クワイエトについてのデコード値が制御レジスタ 825 に対して反復して読出され、そしてこれは新たな有効パターンをライン状態検出論理 813 が検出するまで継続する。

アイドル

「アイドル」状態は、ここでは物理的媒体上にビット 1 が連続してある状態を表わすものと定義される。この状態は、クワイエトもしくはホルト状態か、或るいは正常なデータ送信の後に通常は入ることができ、受信側論理に於けるビット・クロック同期を捕促しあるいは維持するために用いられる。このアイドル状態は、コード・ポイント（或るいは連続したコード・ポイント）31 (11111)

によつて表わされる。アイドル状態は、ライン状態検出論理 813 によつて、連続した 1 の 10 ビット・ストリングとして検出されて出力信号を生じ、受信側を制御する。一旦アイドル状態に入ると、以前に設定されたコード・グループ・クロック境界とは無関係に、更に幾つかの連続したビット 1 が生じ得る。アプリケーションに依存して、コード・グループ同期論理 815 は不作動状態にされるか（即ちデコード動作は停止する）・或るいはそれはランニングを継続して、制御レジスタ 825 に連続してアイドル符号を生ずることが出来る。

アイドル状態の性質は、波形 1312 によつて示されるように、コード・ビット・セル時間の 2 倍に逆比例する周波数を持つた周期的波形として、物理的媒体上に表われる。アイドル状態の発生は、現在なされているデータ送信の全てに優先し、それを正常でない様で終了させる。

ホルト

或るシステム構成での直列インターフェイスは、インターフェイス媒体上での強制ジャムの機能を

必要とする場合があり、それは他の受信中のノードによる正常な信号の受信を妨げ、論理的な遮断状態を与える。この状態を、ここでは「ホルト」状態と定義し、コンテンツ・リソリューション・シーケンス、回路網再構成シーケンス、等の機能の一部として用いられる。ホルトには、コード・ポイント（又は連続したコード・ポイント）04、即ち 00100 が割当てられる。これは、ライン状態検出論理 813 によつて、少くとも 4 個の、しかし 10 個より少ない 0 の連続ビット・ストリングとして検出される。ホルトは、個々的な直列送信プロトコルによつて前述の如く单一か反復かによつて用いられる。アプリケーションに依存して、グループ同期論理 815 は、不作動状態にされるか（即ちデコード動作は停止する）・制御レジスタ 825 に於て連続してホルト信号を生ずることが出来る。ホルト信号は、コード・ポイント 04 として常に送信されるが、それが制御レジスタ 825 に対してデコードされるとき、コード・ポイント 01、02、08 及び 16（後述）もまた無効なコー

ド・ポイントとしてではなした、むしろホルトとしてコードされねばならない。何故ならば、コード・グループ同期は、この状態では保証され得ないからである。コード・ポイント 01、02、08 及び 16 の各々は、ホルト・コード・ポイント 01 と同様に、たつた 1 個の 2 進 1 ビットしか持つていないので同期なしではコード・ポイント・ビットが識別できない。

ホルト状態の性質及び目的から、波形 1316 によって示されているように最大 3 個のゼロ・コード・ビット特性に違反していることに注目されたい。ホルト状態の発生は、現在行なわれているデータ送信の全てに優先し、従つて不正常にそれを終了させる。

無効なコード・ポイント

残余の全てのコード・ポイントは「無効」であり、この実施例では使用されない。何故なら最もしくない連続したゼロを持つており、最もしくない DC 成分を持っているからである。無効なコード・ポイントは 01、02、03、05、06、08、

上の信号は、エンコーダに於て制御ファンクション・カルテットからデータ・カルテットを識別し、また ROM 820 に各制御コードと共に記憶されたインディケータは、その ROM からの出力がデータ・カルテットであるか制御ファンクション・コードであるかを識別する。

システム・プロトコル

本発明の原理によつて構成され、スターイング・デリミッタ、エンディング・デリミッタ、クワイエット制御コード、ホルト制御コード、アイドル制御コードならびにデータ・カルテット及び制御インジケータを有するコードは、二つ以上のステーション間の制御と通信のための全てのコード要件を与えており、それらのステーションが 2 地点間方式、バス方式、スター方式、リング方式の何れで相互接続されていても良い。プロトコル、許容されるシステム状態、及びこれらの状態が生じ得るシーケンスは、システム構成に於てステーションが相互接続される方式の差異によつて変化する。第 13 図～第 16 図は、以下に述べる様々なシ

12 及び 16 である。しかし乍ら、前節で述べたように、或るアプリケーションでは、コード・ポイント 01、02、08 及び 16 によってアドレス指定された各場所に於てホルト・コードを ROM 820 に記憶することが必要である。

有効なコード・ポイント及びそれらの 4 ビット・コードの制御コードならびにデータ・カルテットへの割当では、ROM 516 と 820 に於て記憶される値を決定する。表 B の第 2 様に示した 5 ビットの 2 進コードは、ROM 516 に記憶され、4 ビットの 2 進カルテット（表 B の第 5 様）がそれに供給されたとき、対応する 5 ビットの 2 進値が読出される。ROM 820 は、データ・カルテットの 4 ビット 2 進値を当該アドレスに記憶し、5 ビット 2 進値がアドレスとして与えられたとき読出される。

表 B に示されたコード・ポイントの割当では、デリミッタ、制御インディケータもしくはライン状態のための 4 ビット・コードを表わしていない。どのような 4 ビット値でも、これらのコード・ポイントの各々に割当てることが出来る。導線 508

システム構成で接続されたトランスマッタの状態図である。これらの図に於て、Q はクワイエット状態を示し、その状態の間、ステーションは第 11 図の波形 1310 で示されたクワイエット信号を受信する。クワイエット信号は、送信中のステーションがオフに転じたとき受信中のステーションで検出される。ホルト状態 (H) 及びアイドル状態 (I) の間、トランスマッタは、第 11 図の波形 1316 で示されたホルト信号及び 1312 で示されたアイドル信号を交互送信する。ステーションのアドレス指定については、ここでは考慮しない。何故ならば、当該技術に於て公知であるように、システムが三つ以上のコミュニケーション・エンティティを含むか、或るいは、2 地点間方式で接続されていない場合には、各コミュニケーション・エンティティ 410 にアドレス認識回路を設ければ良いからである。

第 1 図は、従来技術のデュプレックス 2 地点間通信システムを示すプロック図であつて、このシステムでは、第 1 のステーションはトランスマッタ

タ 110 とリシーバ 112 を有し、第 2 のステーションはトランスマッタ 116 とリシーバ 114 を有し、リシーバ 114 は送信媒体 118 によってトランスマッタ 110 に接続され、トランスマッタ 116 は送信媒体 120 によってリシーバ 112 に接続されている。第 13 図は、このシステムに於けるトランスマッタの状態図である。

第 1 図のシステムに於て、媒体に関してトランスマッタ間のコンテンツは起こり得ない。従つてステーションがオンに転じたとき、そのトランスマッタは第 13 図に示されたアイドル状態になります、リシーバに於けるフェイズ・ロック・ループもしくはクロック回復回路をトランスマッタに同期させるために、アイドル波形 1312 を送信し始める。電源がオンに転ずると、トランスマッタは、少なくとも適当な一定時間例えば 64 ビット時間に亘つて送信して、同期が確立したことを示す。同期が確立した後、トランスマッタは、アイドル状態と活動状態(A)との間で連続的に切換わる。トランスマッタがアイドル状態にあれば、それは

デム・システムに於けるブレーク機能に類似の様で他のステーションに割込むために典型的に用いられる。

第 2 図は、送信媒体がバスであるシステムを示している。複数のステーションがバスに接続されており、各ステーションはトランスマッタとリシーバとを有する。このシステムは、トランスマッタ 210 、 216 及び 218 とリシーバ 212 、 214 及び 220 を有し、それらは送信媒体、即ちバス 234 によって相互接続されている。このようなシステムでは、全てのステーションに於けるトランスマッタは他の 1 つ以上のステーションのリシーバに対して送信可能である。二つ以上のトランスマッタが同時に送信しようとすることがあるから、バスの制御に関してコンテンツが生じ得る。コンテンツの問題を解決するには、既して二通りの方法がある。

バス・コンテンツの問題を解決する第 1 の方法は、多数のトランスマッタがバス上で重複送信を行なおうとするのを許す。この方法では、IEEE

活動状態に切換えられて、送信されるべきデータを後続させるスタートイング・デリミッタ(SD)を送信する。トランスマッタがデータの送信を完了したとき、それはエンディング・デリミッタと、おそらく 1 つ以上の制御インディケータ(これらをまとめて第 13 図に「終了」として示した)を送信し、更に送信するデータが来るまでアイドル状態に戻り、そのデータが来たときスタートイング・デリミッタとデータとを送信する。

活動状態中に第 1 図のトランスマッタは送信シーケンスを連鎖し、或るいは送信シーケンスを終了し、環状の SD ループ 1714 で示したように、スタートイング・デリミッタを送信することにより新たな送信シーケンスを開始することが出来る。スタートイング・デリミッタとエンディング・デリミッタとによって境界を与えられた送信シーケンスはアイドル状態に戻ることなしに送信できる。トランスマッタは、アイドル状態のみからホルト状態に移行するが、この状態変化は接続関係の論理的遮断を含図するのに用いられる。ホルトはモ

スタンダード 802.3 (CSMA / CD) に準拠して送信しようとするトランスマッタは、バス上に送信を開始することが許される。各送信ステーションもまた衝突についてバスをモニタしている。 2 つの送信が同時に受信されたならば、無効なコード・シーケンスが送信ステーションに於けるリシーバに於て在來の手段によつて検出され、そしてその送信ステーションは、それらに関連するトランスマッタを介して、本発明の新規な一特徴に従つてホルトシーケンスをバスに与え、他の全てのステーションが衝突を間違いなく検出するようさせる。 1 つ以上のトランスマッタによつて媒体上に与えられたホルト・シーケンスは、或る時点でオーバラップして、 5 個以上の連続したゼロ(クワイエト)として媒体上の有効な信号が検出され、そしてそのクワイエト信号は送信中は無効である。ステーションは、それ自身の送信をモニタしているので、リシーバはそれに関連するトランスマッタが送信している間はクワイエト信号を受信することはない。各リシーバがバスのジャム状態もし

くは無効状態を認識するとき、関連したトランスマツタを論理的にクワイエト化させる。全てのステーションが論理的にクワイエトになつた後、タイミング・アレンジメントによつてバスがトランスマツタの内の一つにアクセスするのを許す。

第15図は、上に述べたバス・コンテンション・システムに関するトランスマツタの状態図である。ステーションがオンに転ずるとき、そのトランスマツタはクワイエト状態(0)になる。クワイエト状態が設定されたのち、送信しようとするトランスマツタは、バスにアイドル・シーケンスを与えて、リシーバのクロック回復回路をトランスマツタに同期させる。スタートイング・デリミットが送信され、引続いてアクティブ状態の間にデータ送信が行なわれる。アクティブ状態が終結したとき、トランスマツタはクワイエト状態に戻る。しかし、送信された後のコード・ポイントが高レベルで終るならば、高レベルからクワイエト(全てゼロ)への信号遷移は、2進1として解釈され、その後にクワイエト・シーケンスの連続した

ゼロが来ると、单一の誤りホルトを生ずる。斯くて、トランスマツタは、送信の後に且つクワイエト状態に戻る前に单一の誤りホルト・コードを実際に送信し得る。

上述の如く、衝突(collision)を生じた場合に、トランスマツタはホルト状態に切換わる。バスの遅延によつて、この衝突は実際には一つのトランスマツタからのアイドルと他のトランスマツタからのアイドルまたはデータとの間で生ずる。従つて、トランスマツタはアイドルまたはアクティブ状態からホルト状態に入り得る。トランスマツタは、バスの全長にわたつてホルト信号でシャム状態とするのに充分な時間の間ホルト状態に留まりしかる後クワイエト状態に戻る。

ホルト・コードは、クワイエト信号を送信させることなしにクワイエト状態を確立することに留意すべきである。従来技術ではバスをむりに高レベルにさせれば実際にバスはクワイエト状態になるが、高レベル信号は100%のデューティ・サイクルを有するので、媒体インタフェイス回路416

のコンポーネントを焼損し、特にこれらのコンポーネントが最高デューティ・サイクルが50%のSDである場合には尚更である。ホルト・コード(50%デューティ・サイクル)を用いることにより、媒体インタフェイス回路におけるコンポーネントを焼損させる危険なしにバスのクワイエト状態が確立し得る。

バス・コンテンションの第2の解決法は、現実のもしくは仮の「トークン」を供給することにより実際の衝突を避けることであり、その「トークン」信号は、トークンを保持しているステーションがバスの制御を受けることを示す單なる標識である。現実の「トークン」信号は、トランスマツタが送信を完了したときに、トランスマツタによって送られる信号である。これは、もう一つのSDと、その後に引続いて「トークン」を表わす信号を送信することによつて行なわれる。ステーションが「トークン」を受信したとき、送信が可能である。仮の「トークン」は、何等かのタイミング(タイム・スロット割当て)であつても良く、或

るいはどのトランスマツタが送信を完了したかの標識を与えるシーケンス・アドレス指定情報であつても良い。この標識が生じた後、トランスマツタは、一定の時間置だけ待つて、他のステーションが送信を開始しなかつたならば、トランスマツタは送信してよいものと推定する。この待ち時間は、バスの伝播遅延を考慮して決められる。斯くて、仮のトークンを持つたバス・システムでは、トランスマツタは送信を完了した後に停止する。固定の遅延時間の後、所与の第2のトランスマツタは、トークンが与えられていることを推定して送信を開始する。第2のトランスマツタが送信すべきデータを持つていないならば、そのトランスマツタは何もせず、更に固定の遅延時間の後に次のトランスマツタがトークンが与えられていることを推定して以下同様の動作を行なう。バスに明示的なトークンを与える基準は、IEEEスタンダード802.3-トークン・パッシング・バス・アクセス・メソッド・アンド・ファジカル・レイヤー・スペシフィケイションズに記載されている。仮

のトークンをバスに与える基準は ANSI X3T9.5 LDDI (ローカル・ディストリビューテッド・データ・インターフェイス) に記載されている。

第16図は、トークン・バス・システムに於けるトランスマッタの状態図である。このトークン信号は、明示的な信号であつても仮の信号であつても良い。ステーションがオンに転じたとき、そのトランスマッタはクワイエット状態に入る。何故なら、このときに送信すべきデータがあるか否か判らないし、またトークンを与えていないかも知れないからである。トランスマッタが送信すべきデータを持つており、且つトークンを持つているならば、トランスマッタはアイドル状態に入り、ブリアンブル、同期バーストもしくはリシーバに於けるクロック回復回路をトランスマッタのクロックに同期させるに充分なインターバルに亘つて持続するアイドル波形 1312 の形で同期パターンを送信する。トランスマッタがアイドル信号を送信した後、トランスマッタはアクティブ状態に切換えられ、スタートイング・デリミッタ、1フレ

ーム以上のデータ、エンディング・デリミッタ及び特定の用例に必要な制御標識を送信する。しかる後、トランスマッタは遮断され、或るいはクワイエット状態に戻る。しかし、送信された最後の信号が高レベルであると、トランスマッタがカット・オフされるときに遷移が生じて誤つて 2進1 を表示する。クワイエット・シーケンスは全てゼロである。従つて单一の該ホルト・コード (10000) に相当するシーケンスがバスに現われる。ホルト信号が生じた後、トランスマッタは送るべきデータができ、且つバスの制御を受けるまでクワイエット状態に入る。

第3図は、ループ方式又はリング方式で相互接続された複数のステーションを示している。これらのステーションは、各々トランスマッタ (310、316、318、322) とリシーバ (312、314、320、324) とを有する。送信媒体 326、328、330、332 は、ステーションを相互接続して、一つのステーションのトランスマッタは、隣接ステーションのリシーバに接続されている。一つのトラン

スマッタ、例えば 310 がリシーバ、例えば 320 に対して送信したいとき、メッセージを媒体 326 上に与え、リシーバ 324 で受信される。そしてそのメッセージはトランスマッタ 322 によつて中継もしくは再送される。ループもしくはリングへのアクセスはトークンをバスさせることによつて制御されあるいはリングにスロットされるか閉込まれ得る。

第3図に示された如きループ又はリング構成では、ステーションの内の一つに設けられたセントラル・クロックか又は一つ以上のステーションに於ける分散クロック機構によつて連続的にクロック信号を与えられる。これは閉鎖ループ・クロッキングと称されることがある。斯くて、クロック・ステーションのトランスマッタは、アイドル (クロック) 又はデータ (それからクロックが回復される) を交互に送信する。データ送信が完了した直後にトランスマッタはアイドルに転じ、直ちにもう一つのスタートイング・デリミッタを送信し、再びアクティブ状態を開始する。何故ならば、

リシーバが既に同期されていることが判つてゐるからである。斯くて、閉鎖ループ・クロッキングを持つたリング構成は、2地点間構成と全く同様に動作し、その状態は第13図の状態図に示されている。トランスマッタはアイドル状態のみからホルト状態に戻り、この状態の変化は、接続に於ける論理的ブレークを合図するのに用いられる。リシーバが媒体上にクワイエットを検出するとき、それは関連するトランスマッタにホルト信号を送る。ブレーク状態が終了したとき、トランスマッタはアイドル状態に戻る。この信号発信順序は、タイナミック・リング構成にとつて有用である。

第3図に示された如きループもしくはリング構成は、ループもしくはリングでデータ送信を開始しつつあるステーションによつてもクロックされることができ、開放ループ・クロッキングと称されることもある。ループ又はリング上で送信を開始できる各ステーションは、クロック回復回路とクロック発生手段とを有する。この型式のクロッキングでは、ステーションは送信を開始するとき

ループもしくはリングのクロツクを開始する。この場合、ステーションが送信を復唱しているとき、ループもしくはリングの先順位のトランスマッタのクロツクを先づロックさせることが必要である。従つて、オープン・ループ・クロツクは設置するのは簡単であるが、各ステーションに於て更に遅延が生ぜしめられる欠点を有する。また各ステーションから、新たな同期バーストも送られねばならず、次のステーションに於けるリシーバが、前のステーションからのクロツクにロックされる時間も与えなければならない。

第14図の状態図を参照して、ステーションが何等の動作をしていないとき、ステーションはホルト信号を連続して送信する。ステーションが前のステーションから同期バーストを受信するとき、そのステーションは次のステーションに対して同期バースト(アイドル)を送信しなければならない。以前に送信されたホルト・シーケンスは、既にDCレベルを相殺してしまつているので、この同期バーストは次のステーションに於けるリシ

バを同期させるのに充分に長いことだけが必要である。一旦同期バーストが送信された後は、トランスマッタはスタートティング・デリミッタを送信し、アクティブ状態に入つて、それ自身が送信すべく持つているデータを送信し、或るいはそれが受信したデータを復唱する。データ送信の後、トランスマッタは、ホルト状態に戻る。該リングでのトランスマッタと前のステーションとの間のリンクに於けるブレークもまた、ループ・クロツキングと同様にトランスマッタをホルト状態に切換える。

第12図は、リシーバの可能な状態と状態変化とを示す状態図である。受信エンティティは、オンに転じたとき、クワイエット状態に入る。この状態から、それは受信する制御信号に依存してアイドル状態にもホルト状態にもなり得る。アイドル状態から、リシーバはスタートティング・デリミッタを受信したときにアクティブ状態に入る。ホルト状態は、他の全ての状態から入り得る。送信の終了の際、リシーバはクワイエット状態に入り得るか、

または信号レベルが高レベルであつて、第15及び16図に於いて説明したように遮断か偽のホルト・コードを生ずるときは、リシーバはクワイエット状態に入る前にホルト状態を通過するようになされる。リシーバに於ける唯一の制約は、リシーバがアイドル状態からだけアクティブ状態に入り得ることである。

第1～3図に示されたシステム構成、トランスマッタ及びリシーバは公知であることに留意されたい。本発明は、新規なコードとそのコードを用いる符号化／復号化手段を提供して、符号化／復号化手段を送信媒体に関してトランスマッタとリシーバとの間でインターフェイスとして用い、セルフ・クロツキングの態様でデータ・コードと制御コードとの両方を送信し、名目レベルからDC成分の偏波を低くさせ、送信速度係数を高め、制御コードを様々なシステム構成の制御に適用し得るようにすることに關している。

以上に、特定の好適な実施例を説明して來たが、本発明の技術思想と範囲とを逸脱することなく、

その実施例に様々な変更を加え、一部を他のものに置換することが可能であることを理解されたい。例えば、16個のデータ・コード・ポイントに対するデータ・カルテットの割当ては任意であることに留意されたい。更にデータ・コード・ポイントの前端と後端のゼロに関する制約を逆転することによつて、第2の同様に有効なコードが得られる。またデータについてWXYZ = +20ーのコードを用いて同様に有効なコードが得られる。

4. 図面の簡単な説明

第1図は、点対点の全2重データ通信システムを示す簡単なプロツク図、第2図は、バス通信システムの簡単なプロツク図、第3図は、リング通信システムの簡単なプロツク図、第4図は、信号伝送媒体の信号を受信するまたは信号を供給する局の簡単なプロツク図、第5図は、本発明の方式によつて構成されたエンコーダ構造部を示す簡単なプロツク図、第6図は、第5図のエンコーダにおいて生じる信号のタイミングを示すタイミング線図、第7図は、ビットクロツクとNRZおよびNRZI

信号順序の波形とを示すタイミング線図、第8図は、本発明の方式によつて構成されたデコード構成部を示す簡単なブロック図、第9図は、第8図のデコードにおいて生じる信号のタイミングを示すタイミング線図、第10図は、 $\alpha = 5$ コードの形の供給可能なコードポイントとそれぞれのコードポイントに使用できる2つのNRZI波形とを示す線図、第11図は、システムの所定の状態を定義する伝送媒体上の波形を示す線図、第12図は、本システムの受信機の種々の状態を示す状態図、第13図は、点対点全2重システムまたは閉ループクロック制御リング網の種々の状態を示す本システムの送信機に関する状態図、第14図は、開ループクロック制御リング網の種々の状態を示す状態図、第15図は、バスシステムの種々の状態を示す送信機の状態図、第16図は、公開または秘密形のバスシステムの種々の状態を示す送信機の状態図である。

符号の説明

110、116、210、216、218、310、316、

318、322…送信機、112、116、212、214、
220、312、314、320、324…受信機、118、
120、234、326、328、330、332…伝送媒
体

特許出願人 スペリ・コーポレーション
代理人弁理士 田代蒸治

「画面の凍結(内容に変更なし)」

FIG. 1

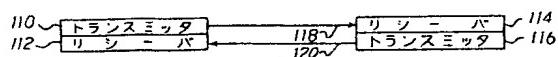


FIG. 2

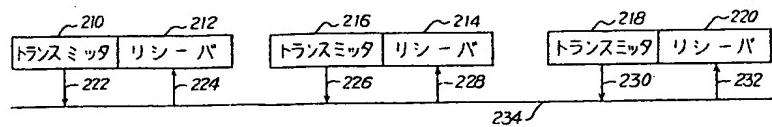


FIG. 3

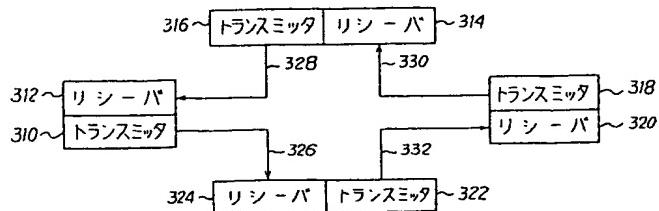


FIG. 4

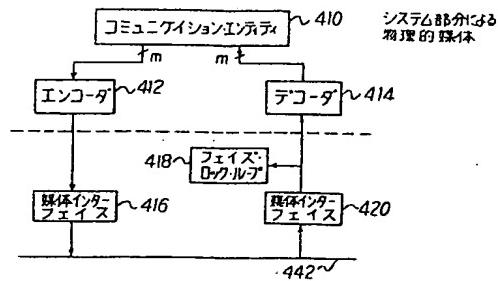


FIG. 5

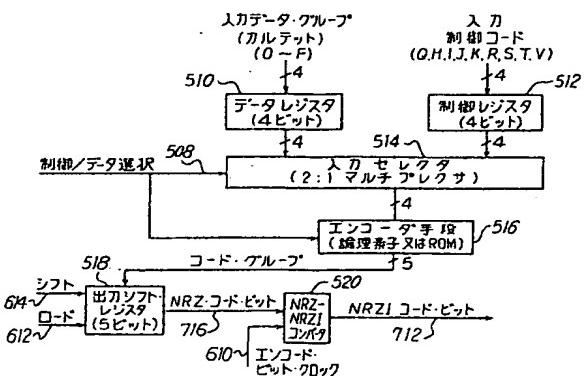


FIG. 6

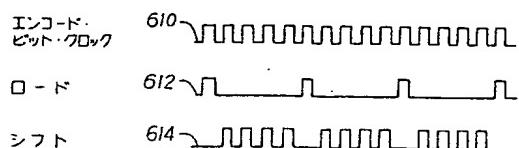


FIG. 7

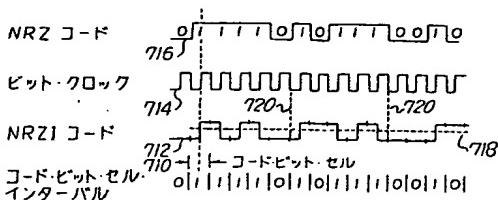


FIG. 9

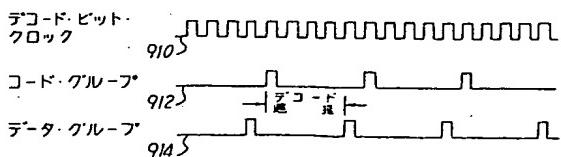


FIG. 8

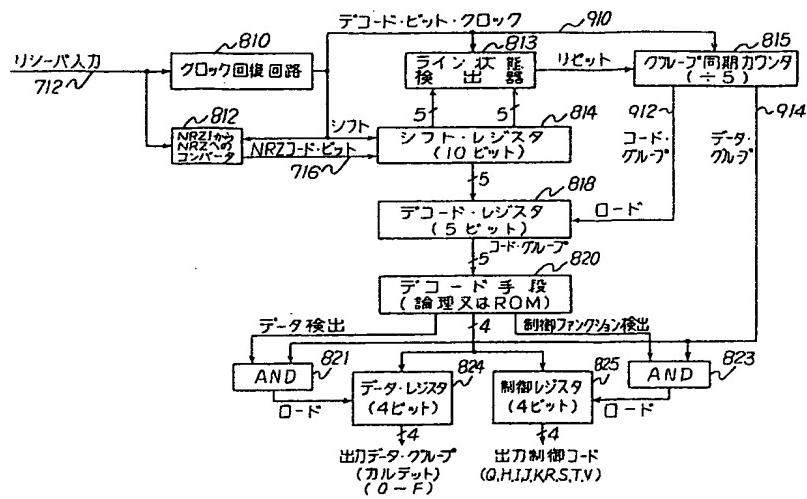


FIG. 10

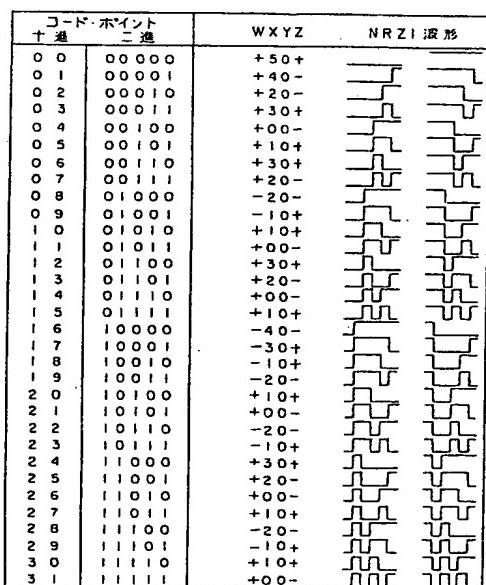


FIG. 13

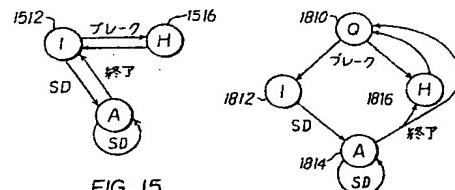


FIG. 16

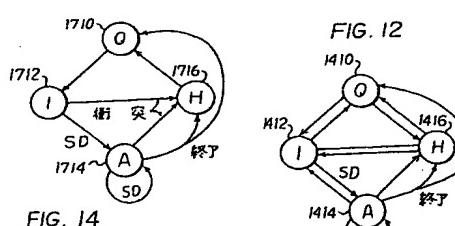


FIG. 14

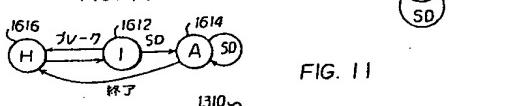
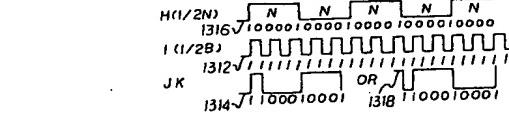


FIG. 15

FIG. 12

FIG. 11



特開昭59-214358(25)

手続補正書(方式)

昭和59年6月27日

特許庁長官一級

1. 事件の表示

特願昭59-25296号

2. 発明の名称

直列データ伝送用の群コード化方式

3. 補正をする者

事件との関係 特許出願人

名 称 スペリ・コーポレーション

4. 代理人 〒103

住 所 東京都中央区八重洲1丁目9番9号
東京建物ビル(電話271-8506 代表)

氏 名 (6171) 代理人 田代 熊 

5. 補正命令の日付

昭和59年5月9日(59.5.29発送)

6. 補正の対象

委任状、明細書及び図面

7. 補正の内容

別紙のとおり	委任状	1通
明細書	1通	(明細書の添書、内容に変更なし)
図面	1通(G)	(図面の添書、内容に変更なし)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.